**Кандидат\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_**

**Број индекса\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_ Модул\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_**

**КОМИСИЈИ ЗА СТУДИЈЕ II СТЕПЕНА ЕЛЕКТРОТЕХНИЧКОГ**

**ФАКУЛТЕТА У БЕОГРАДУ**

**Предмет:**

Пријава теме за израду мастер рада под насловом „.........”

**Област мастер рада**:

Наведена тема мастер рада припада области .........

**Предмет, циљ и методе мастер рада:**

Предмет рада представља *AES* (*Advanced Encryption Standard*) алгоритам за шифровање симетричним кључем. Циљ рада је хардверска имплементација *AES* алгоритма која постиже максималну брзину шифровања. Користиће се *Verilog* језик за реализацију имплементације, а имплементација ће бити развијена и тестирана у развојном окружењу *ISE* компаније *Xilinx*.

**Садржај и очекивани резултати мастер рада:**

Главни резултат рада ће представљати хардверска реализација *AES* алгоритма за шифровање симетричним кључем. Реализована имплементација ће се моћи применити у оквиру мрежних уређаја, али и другим уређајима који захтевају велике брзине шифровања.

**Предложени ментор: Кандидат:**

(потпис ментора) (потпис студента)

\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_ \_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_

Др Име Презиме, звање Дипл. инж. Име Презиме