

КОМИСИЈИ ЗА СТУДИЈЕ II СТЕПЕНА ЕЛЕКТРОТЕХНИЧКОГ ФАКУЛТЕТА У БЕОГРАДУ

Комисија за студије II степена, Електротехничког факултета у Београду, на својој седници одржаној 20.01.2026 године именовала нас је у Комисију за преглед и оцену мастер рада дипл. инж. Милена Јовановић под насловом „Имплементација доменски специфичног програмског преводиоца за шејдере коришћењем LLVM радног оквира“. Након прегледа материјала Комисија подноси следећи

ИЗВЕШТАЈ

1. Биографски подаци кандидата

Милена Јовановић је рођена 31.10.2001. године у Београду. Завршила је основну школу „Душко Радовић“ у Београду као вуковац, а затим похађала Девету београдску гимназију коју завршава 2020. године. У октобру исте године уписује Електротехнички факултет у Београду, где се одлучује за смер „Софтверско инжењерство“. Дипломирала је на истом одсеку 2024. године.

Дипломски рад на тему “Имплементација видео игре „Сизиф“ помоћу Unity платформе” одбранила је септембра 2024. године са оценом 10, код ментора проф. др Владимира Јоцовића. Након тога у Октобру исте године уписује мастер студије на Електротехничком факултету у Бео-граду, на модулу за Софтверско инжењерство.

2. Извештај о студијском истраживачком раду

Кандидаткиња Милена Јовановић је као припрему за израду мастер рада истражила литературу о доменским језицима за шејдере, укључујући еволуцију шејдерских језика, улогу LLVM као компајлерске инфраструктуре, стандардизацију међурепрезентације кроз SPIR-V и архитектуру RISC-V са векторским проширењем RVV. Истраживањем су идентификовани ограничења постојећих решења, као што је недостатак подршке за RISC-V архитектуру и њено векторско проширење, као и потреба за јединственим извором за генерисање кода за различите платформе. На основу тога дефинисан је концепт компајлера за доменски специфичан шејдер језик, који користи LLVM инфраструктуру и RISC-V архитектуру са RVV проширењем, дозвољавајући извршавање истог шејдера на GPU-у и CPU-у без измене изворног кода. Ово решење омогућава поређење перформанси између различитих архитектура и анализу утицаја векторизације и паралелизације на ефикасност.

3. Опис мастер рада

Мастер рад обухвата 54 стране, са укупно 7 слика, 17 табела, 2 исечка програмског кода и 21 референцу. Рад садржи увод, шест поглавља и закључак (укупно 8 поглавља), као и списак коришћене литературе, списак скраћеница, списак слика и списак табела и један прилог.

Друго поглавље анализира теоријске оквири и еволуцију шејдерских језика, укључујући графички pipeline, SIMD модел извршавања, стандардизацију међукода кроз SPIR-V и архитектуре као што су LLVM и RISC-V. Описује се улога шејдера у процесу обраде графике, развој језика од assembly-а до вишециљних решења, као и потреба за компајлером и софтверским растеризатором у контексту промене извршних платформа.

Треће поглавље приказује преглед постојећих решења за шејдер програмирање, укључујући GLSL, Slang и ISPC, и њихову компаративну анализу у односу на предложени систем. У оквиру четвртог поглавља приказан је улога коришћених технологија у реализацији рада, укључујући C++20, LLVM инфраструктуру, RISC-V архитектуру, QEMU емулатор, OpenMP за паралелизацију и SPIR-V/Vulkan за графичке шејдере. Описан је избор и примена технолошког стека, као и њихова улога у развоју и тестирању система.

Пето поглавље доноси детаљни опис имплементације компајлера за наменски шејдер језик., укључујући архитектуру, лексичку и синтаксну анализу, генерисање LLVM међукода, а такође и backend делове за riscv64 и SPIR-V. У шестом поглављу анализирани су процеси тестирања и верификације компајлера. Седмо поглавље даје преглед резултата и анализе испитивања предложеног система, укључујући статичко поређење генерисаних артефаката, мерења времена извршавања и ефикасности различитих шејдера, као и дискусију о утицајима фиксног трошка покретања посла и дивергенције тока на перформансе. У осмом поглављу разматра се закључак рада, као и могућности за даљи развој система.

4. Анализа са кључним резултатима

1. Преглед проблема развоја шејдерских језика са освртом на битне елементе компајлерске инфраструктуре и различите процесорске архитектуре,
2. Упоредну анализу постојећих решења и предлог архитектуре доменски специфичног програмског преводиоца за шејдере за више циљних архитектура,
3. Имплементацију доменски специфичног програмског преводиоца за шејдере коришћењем LLVM радног оквира за RISC-V архитектуру са RVV проширењем,
4. Евалуацију имплементираног решења на низу примера и више емулационих и реалних платформи и дискусију резултата,
5. Предлог могућности за даља истраживања.

5. Закључак и предлог

На основу изложеног, Комисија предлаже Комисији за студије II степена Електротехничког факултета у Београду да рад дипл. инж. Милене Јовановић под насловом „Имплементација доменски специфичног програмског преводиоца за шејдере коришћењем LLVM радног оквира” прихвати као мастер рад и кандидату одобри јавну усмену одбрану.

Београд, 11.07.2026. године

Чланови комисије:

др Марко Мишић Ванредни професор
сагласан, 10.07.2026.

др Маја Вукасовић Доцент
сагласан, 11.07.2026.