

КОМИСИЈИ ЗА СТУДИЈЕ II СТЕПЕНА ЕЛЕКТРОТЕХНИЧКОГ ФАКУЛТЕТА У БЕОГРАДУ

Комисија за студије II степена, Електротехничког факултета у Београду, на својој седници одржаној 20.08.2024. године именовало нас је у Комисију за преглед и оцену мастер рада дипл. инж. Јелене Рајковић под насловом „Поређење *Frontdoor* и *Backdoor* приступа регистрима у процесу UVM верификације хардвера”. Након прегледа материјала Комисија подноси следећи

ИЗВЕШТАЈ

1. Биографски подаци кандидата

Јелена Рајковић је рођена 21.01.2001. године у Крагујевцу. Завршила је основну школу „Станислав Сремчевић” у Крагујевцу као вуковац. Уписала је Прву крагујевачку гимназију у Крагујевцу коју је завршила са одличним успехом. Електротехнички факултет уписала је 2019. године. Дипломирала је са просечном оценом 8,33. Дипломски рад одбранила је у септембру 2023. године са оценом 10. Дипломске академске – мастер студије на Електротехничком факултету у Београду, на Модулу за електронiku и дигиталне системе уписала је у октобру 2023. године.

2. Извештај о студијском истраживачком раду

Кандидаткиња Јелена Рајковић је као припрему за израду мастер рада спровела истраживање релевантне литературе која се односи на регистарски модел у оквиру UVM (*Universal Verification Methodology*) методологије. Конкретно, анализиран је RAL (*Register Abstraction Layer*) модел у оквиру UVM методологије, поредећи *Frontdoor* и *Backdoor* приступе регистрима. *Frontdoor* приступ обезбеђује тачност путем стандардних комуникационих канала, док *Backdoor* приступ омогућава брз директан приступ регистрима. Закључено је да комбинација оба приступа у RAL моделу пружа оптималну равнотежу између прецизности и ефикасности у верификацији хардверских система.

3. Опис мастер рада

Мастер рад обухвата 41 страну, са укупно 28 слика, 2 табеле и 10 референци. Рад садржи увод, 9 поглавља и закључак (укупно 11 поглавља) и списак коришћене литературе.

Прво поглавље представља увод у коме су описани предмет и циљ рада.

У другом поглављу је детаљно објашњена UVM методологија, која је кључна за верификацију данашњих хардверских система.

Треће поглавље се бави RAL моделом, укључујући његову структуру, адаптере, предикторе, и начин коришћења у верификацији хардвера.

Четврто поглавље описује *Frontdoor* приступ регистрима током верификације, укључујући примере читања и уписа у регистре.

Пето поглавље покрива *Backdoor* приступ регистрима, укључујући дефинисање HDL путање и примере читања и уписа у регистре.

У шестом поглављу су описане спецификације дизајна FIFO меморије са припадајућим регистрима, при чему је фокус био на комуникационим токовима и интерфејсима сигнала.

Преглед верификационог окружења је представљен у седмом поглављу, са детаљним описом компоненти и секвенци.

Осмо и девето поглавље покривају имплементацију *Frontdoor* и *Backdoor* приступа регистрима за описани дизајн, респективно.

Десето поглавље пружа преглед резултата имплементације, укључујући поређење између *Frontdoor* и *Backdoor* приступа.

Закључак је у једанаестом поглављу, где су сумирани резултати и наведена могућа унапређења.

4. Анализа рада са кључним резултатима

У мастер раду дипл. инж. Јелене Рајковић детаљно се разматра употреба UVM методологије за верификацију хардверских система, са посебним акцентом на примени RAL модела и поређењу различитих могућности за приступ регистрима. Развијени су и имплементирани *Frontdoor* и *Backdoor* регистарски модели у верификационом окружењу за модул FIFO меморије са одговарајућим регистрима. Кључни резултати указују на успешну имплементацију оба приступа, где је *Frontdoor* приступ показао боље перформансе у смислу тачности при симулацији стандардних комуникационих протокола, док је *Backdoor* приступ значајно убрзао процес верификације директним приступом регистрима. Закључак је да комбинација ових приступа у RAL моделу омогућава постизање оптималне равнотеже између прецизности и брзине, чиме се максимизује ефикасност верификације хардвера. Ови резултати потврђују значај RAL модела и разноврсност приступа у процесу верификације хардвера, са могућностима даљег унапређења и оптимизације.

5. Закључак и предлог

Кандидаткиња Јелена Рајковић је у свом мастер раду успешно имплементирала регистарске UVM моделе за FIFO меморију са *Frontdoor* и *Backdoor* приступима и њиховим поређењем извела закључке који могу бити веома корисни у инжењерској пракси у процесу верификације хардвера.

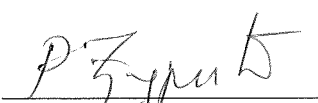
Кандидаткиња је исказала самосталност и систематичност, као и иновативне елементе у решавању проблематике овог рада.

На основу изложеног, Комисија предлаже Комисији за студије II степена Електротехничког факултета у Београду да рад „Поређење *Frontdoor* и *Backdoor* приступа регистрима у процесу UVM верификације хардвера” дипл. инж. Јелене Рајковић прихвати као мастер рад и кандидаткињи одобри јавну усмену одбрану.

Београд, 13.01.2025. године

Чланови комисије:


Др Јелена Поповић Божовић, доцент


Др Радивоје Вујић, ванредни професор