

КОМИСИЈИ ЗА СТУДИЈЕ II СТЕПЕНА ЕЛЕКТРОТЕХНИЧКОГ ФАКУЛТЕТА У БЕОГРАДУ

Комисија за студије II степена, Електротехничког факултета у Београду, на својој седници одржаној 28.05.2024. године именовало нас је у Комисију за преглед и оцену мастер рада дипл. инж. Алексе Живковића под насловом „Функционална верификација APB2UART модула применом UVM методологије”. Након прегледа материјала Комисија подноси следећи

ИЗВЕШТАЈ

1. Биографски подаци кандидата

Алекса Живковић је рођен 21.06.1998. године у Крагујевцу. Завршио је основну школу „Јован Поповић” у Крагујевцу са одличним успехом. Уписао је Прву техничку школу у Крагујевцу коју је завршио са одличним успехом. Електротехнички факултет у Београду уписао је 2018. године. Дипломирао је на одсеку за Електронику 2023. године. Дипломски рад одбранио је у августу 2023. године са оценом 10. Дипломске академске – мастер студије на Електротехничком факултету у Београду, на Модулу за електронику и дигиталне системе уписао је у октобру 2023. године. Тренутно је запослен у компанији *ChipGlobe d.o.o.* на позицији *Verification Engineer*.

2. Извештај о студијском истраживачком раду

Кандидат Алекса Живковић је као припрему за израду мастер рада урадио истраживање релевантне литературе која се односи на област функционалне верификације хардвера којој припада тема мастер рада. Конкретно, изучавана је *UVM (Universal Verification Methodology)* методологија и *SystemVerilog*, језик за опис и верификацију хардвера. Истраживањем области утврђено је да *SystemVerilog* и *UVM* методологија данас представљају индустријски стандард у овој области и да су погодни за верификацију стандардних протокола који се користе у системима-на-чипу. Након обављеног студијског истраживачког рада, кандидат је приступио изради тезе.

3. Опис мастер рада

Мастер рад обухвата 93 странице, са укупно 110 слика, 7 табела и 7 референци. Рад садржи увод, 4 поглавља и закључак (укупно 6 поглавља) и списак коришћене литературе.

Прво поглавље представља увод у коме су описани предмет и циљ рада.

У другом поглављу су описани стандардни APB и UART протоколи, као и појам *UVM (Universal Verification Methodology)* методологије и *SystemVerilog* језика.

У трећем поглављу је описана структура верификационог окружења за *APB2UART* модул чије пројектовање представља задатак овог мастер рада.

У четвртном поглављу приказан је концепт решења који садржи детаљно описано верификационо окружење, укључујући и *UVC* компоненте које описују протоколе коришћене у овом мастер раду. Детаљно је приказана израда тест сценарија, као и опис топ модула (енгл. *Top environment*).

У петом поглављу је описано покретање тестова, као и регресије уз помоћ *vManager* компаније *Cadence* и *Questa Advance Simulator*-а. Приказани су резултати за функционалну покривеност након покретања свих тестова.

Седмо поглавље је закључак у оквиру кога су сумирани резултати и описан значај пројектованог решења.

4. Анализа рада са кључним резултатима

Мастер рад дипл. инж. Алексе Живковића се бави пројектовањем верификационог окружења за функционалну верификацију *APB2UART* модула. Овај модул представља блок који омогућава да се повежу два популарна протокола унутар система-на-чипу и захтева темељну верификацију како би се осигурала исправност и поузданост операције преноса података. За имплементацију верификационог окружења коришћени су *UVM* методологија и *SystemVerilog* језик који данас представљају индустријски стандард у овој области. Пројектовано је верификационо окружење са *DUT*-ом, одговарајућим тестовима и три виртуелна интерфејса за комуникацију *UVC* компоненти са *DUT*-ом. У оквиру тестова је инстанцирано главно верификационо окружење у ком се налазе три *UVC* компоненте, две које описују протоколе *APB* и *UART*, и имају по два активна агента, док трећа *UVC* компонента служи за генерисање сигнала такта, као и ресет сигнала, и има један активан агент. Током рада су коришћени софтверски алати *Questa Advance Simulator* као и *vManager* компаније *Cadence*.

Главни допринос мастер рада је успешно извршена функционална верификација *APB2UART* модула, са великом функционалном покривеношћу. Развијено верификационо окружење је конфигурабилно и написани код се може користити за верификацију система-на-чипу који користе поменути модул.

5. Закључак и предлог


Кандидат Алекса Живковић је у свом мастер раду успешно пројектовао верификационо окружење за *APB2UART* модул које може имати примену у поступку функционалне верификације било ког система-на-чипу у коме се користи овај модул.

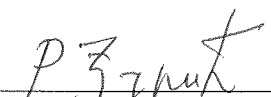
Кандидат је исказао самосталност и систематичност, као и иновативне елементе у решавању проблематике овог рада.

На основу изложеног, Комисија предлаже Комисији за студије II степена Електротехничког факултета у Београду да рад „Функционална верификација *APB2UART* модула применом *UVM* методологије” дипл. инж. Алексе Живковића прихвати као мастер рад и кандидату одобри јавну усмену одбрану.

Београд, 14.11.2024. године

Чланови комисије:


Др Јелена Поповић Божовић, доцент


Др Радивоје Бурић, ванредни професор